

---

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
  - TEXT CUT OFF AT TOP, BOTTOM OR SIDES
  - FADED TEXT
  - ILLEGIBLE TEXT
  - SKEWED/SLANTED IMAGES
  - COLORED PHOTOS
  - BLACK OR VERY BLACK AND WHITE DARK PHOTOS
  - GRAY SCALE DOCUMENTS
- 

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**(3) Japanese Patent Application Laid-Open No. 5-13449 (1993):  
"METAL SCHOTTKEY FIELD-EFFECT TRANSISTOR"**

**The following is an extract relevant to the present application.**

An object of the invention disclosed in the above reference is to prevent a disappearance of an end portion of a gate electrode and a constriction of an electrode drawing portion due to a resist pattern and dry etching. To achieve the object, a structure is disclosed in Fig. 1 in which the end portion (3d) and the gate electrode drawing portion (3b) of the gate electrode (3) have widths gently greater than the width of the gate electrode (3) located on a channel layer (active area) (2).

(10)日本特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-13449

(45)公開日 平成5年(1993)1月28日

(51)Int.C1 <sup>8</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L 21/338 28/512		7738-4M	H 0 1 L 28/ 80	F

審査請求 未請求 請求項の数1(全 4 頁)

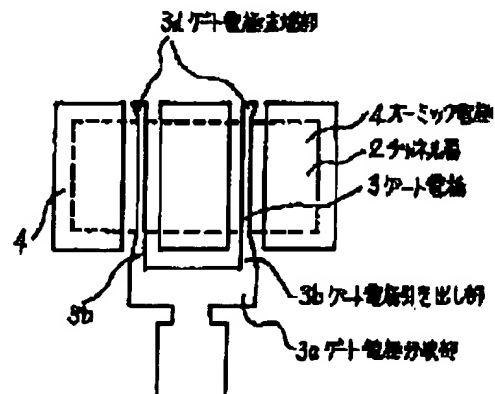
(21)出願番号	特願平3-181241	(71)出願人	000004287 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成3年(1991)7月2日	(72)発明者	三間 肇生 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人	弁護士 内原 晋

(54)【発明の名称】 金属ショットキー電界効果トランジスタ

(67)【要約】

【目的】イオン注入によって形成されたチャンネル層と選択ドライエッチングによって形成されたゲート電極とを備えたショットキー電界効果トランジスタにおいて、レジストパターンおよびドライエッチングによって生じるゲート電極先端の消失と電極引き出し部のくびれとを防止する。

【構成】ゲート電極3のチャンネル層2外部から末端部3dおよび引き出し部3bに向って、チャンネル層2上にあるゲート電極3の幅よりも緩やかに広がった。



**【特許請求の範囲】**

**【請求項1】** 半導体基板の一主面にチャンネル層が形成され、前記半導体基板上にショットキー接合をなす金属ゲート電極が形成され、前記ゲート電極の前記チャンネル層の外側から前記ゲート電極の引き出し部および末端部に向かって、前記ゲート電極の幅を緩やかに拡げた金属ショットキー電界効果トランジスタ。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は金属ショットキー電界効果トランジスタに関し、特にイオン注入法によりチャンネル層が形成され、選択ドライエッチングによってゲート電極が形成された金属ショットキー電界効果トランジスタに関するものである。

**【0002】**

**【従来の技術】** 金属ショットキー電界効果トランジスタ（以下MESFETと記す）のチャンネル層形成にはイオン注入法が用いられることが多い。

**【0003】** これは従来のエピタキシャル成長法に比べて、フォトリジストをマスクとして選択イオン注入でできるので、従来のメサエッチングによるチャンネル層の分離が不要になる。プレーナ構造になって配線などの上部構造の形成が容易になる。

**【0004】** 不均等温度の均一性が優れ、歩留が向上する。

**【0005】** チャンネル層の不純物濃度を自由に、しかも比較的に制御することができる。

**【0006】** 選択イオン注入法の採用により、同一チップ内に多様なチャンネル層を作り分けることができる。などの理由による。

**【0007】** つぎに従来のイオン注入法によるMESFETについて、図2(a)の平面図および、そのA-B断面図である図2(b)を参照して説明する。

**【0008】** 半導体基板1上にS1の選択イオン注入法により深さ3000ÅまでN型チャンネル層2が形成されている。その上にゲート長0.7μm、厚さ5000ÅのWS1からなるゲート電極3が形成されている。

**【0009】** さらにAuGe/Ni/Au=2000Å/500Å/1000Åのオーミック電極4がアロイ工程を経て形成されている。

**【0010】** チャンネル層2を形成したのち、全面にショットキー金属を堆積し、フォトリジストをマスクとした選択ドライエッチングによって、不要部分を除去してゲート電極3が形成されている。

**【0011】** ゲート電極の平面形状は、図2(a)に示すように直線で構成されていた。

**【0012】**

**【発明が解決しようとする課題】** 選択ドライエッチングにおいては、マスク材であるフォトリジストもエッチングされるので、図3(a)に示すようにゲート電極3に

末端欠損部3eが生じる。レジストの矩形の末端を精度良くパターニングできないことも、この欠損の原因となっている。

**【0013】** MESFETの高性能化を図ってゲート長を短縮するにつれて、欠損が顕著になっている。

**【0014】** 従来のゲート電極の平面形状では、このような欠損が生じて、直線で構成されているので欠損量を精度良く評価することは難しい。イオン注入で形成されたチャンネル層は光学的に観察できないので、ゲート電極とチャンネル層との相対位置を正確に知ることは難しい。そのためゲート電極がチャンネル層内で消失しているのか、リーク電流不良であるかどうかは、MESFETが完成して特性チェックを行なうまで検出できなかった。

**【0015】** ゲート電極の引き出し部においても、目合わせ露光工程で広いパターンの近傍にある狭いパターンが反射などにより細くなる。図3(b)に示すようにゲート電極3にくびれ部3cが生じる。そのため全体のゲート電極が大きくなって、雑音や利得をはじめとする高周波特性の劣化を招いていた。

**【0016】**

**【課題を解決するための手段】** 本発明の金属ショットキー電界効果トランジスタは、半導体基板の一主面にチャンネル層が形成され、前記半導体基板上にショットキー接合をなす金属ゲート電極が形成され、前記ゲート電極の前記チャンネル層の外側から前記ゲート電極の引き出し部および末端部に向かって、前記ゲート電極の幅を緩やかに拡げたものである。

**【0017】**

**【実施例】** 本発明の一実施例について図1の平面図を参照して説明する。

**【0018】** 半導体基板（図示せず）にS1の選択イオン注入法により深さ3000ÅまでN型チャンネル層2が形成されている。その上にゲート長0.5μm、厚さ5000ÅのWS1からなるゲート電極3が形成されている。

**【0019】** さらにAuGe/Ni/Au=2000Å/500Å/1000Åのオーミック電極4がアロイ工程を経て形成されている。

**【0020】** ゲート電極3の末端部3dは、チャンネル層2の外側で例えば20°の角度をもって片側に拡がる平面形状となっている。チャンネル層2の外側に2μm張り出している場合、ゲート電極末端3dの幅は1.2μmとなる。

**【0021】** またゲート電極引き出し部3bにおいても、チャンネル層2の外側に向かって例えば10°の角度をもって片側に拡がる平面形状となっている。チャンネル層2の外側からゲート電極分岐部3aまでの距離が5μmの場合、ゲート電極引き出し部3bの幅は1.4μmとなる。

【0022】こうしてゲート電極の幅を部分的に拡げることにより、末端部の欠損や、引き出し部のくびれを防止することができる。

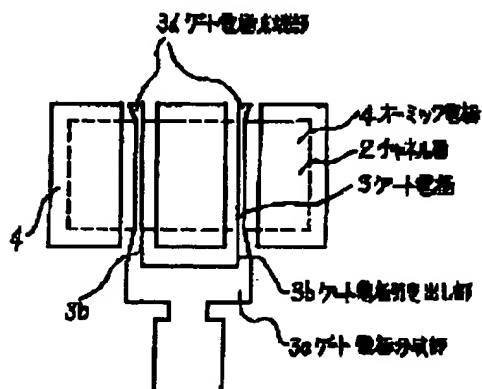
【0023】本実施例ではゲート電極の幅を片側で拡げていたが、両側で拡げるようにしても同様の効果を得ることができる。

【0024】さらにゲート電極の幅を直線で拡げる代りに、例えば半径4.25 $\mu\text{m}$ の円弧を用いて拡げることもできる。この場合、ゲート電極末端部の幅は1 $\mu\text{m}$ となる。

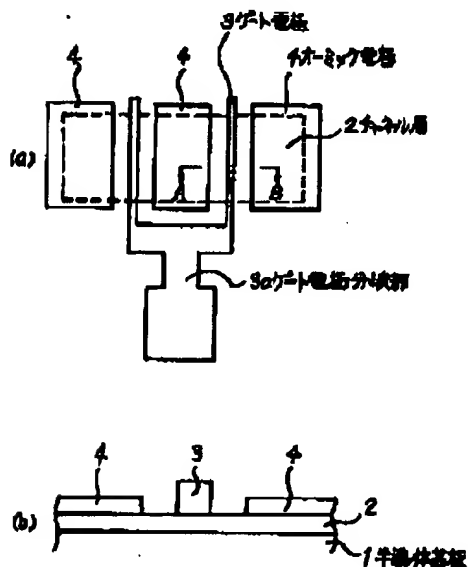
【0025】

【発明の効果】ゲート電極のチャネル層外縁から末端部および引き出し部に向かって、チャネル層上にあるゲート電極の幅よりも緩やかに拡げた。その結果、レジストパターンやドライエッチングに起因する局所的な消失やくびれを防ぐ効果がある。さらに高周波特性を改善して、信頼性および歩留が向上するという効果があった。

【図1】



【図2】



【図面の簡単な説明】

【図1】本発明の一実施例を示す平面図である。

【図2】(a)は従来のイオン注入法によるMESFETの平面図である。

(b)は(a)のA-B断面図である。

【図3】従来のMESFETの問題点を示す拡大平面図である。

【符号の説明】

- 1 半導体基板
- 2 チャネル層
- 3 ゲート電極
- 3a ゲート電極分岐部
- 3b ゲート電極引き出し部
- 3c ゲート電極くびれ部
- 3d ゲート電極末端部
- 3e ゲート電極末端欠損部
- 4 オーミック電極

【図3】

